

MODUL PRAKTIKUM RANGKAIAN DIGITAL

NAMA MAHASISWA :
NIM MAHASISWA :

LABORATORIUM TEKNIK ELEKTRO
JURUSAN TEKNIK ELEKTRO
FAKULTAS TEKNIK
UNIVERSITAS MUHAMMADIYAH MALANG
2019

DAFTAR ISI

| | |
|---|-------------|
| COVER | i |
| DAFTAR ISI | ii |
| DAFTAR GAMBAR..... | vi |
| DAFTAR TABEL | viii |
| STANDAR OPERASIONAL PROSEDUR | viii |
| A. Pra Praktikum | viii |
| B. Pra Pelaksanaan Percobaan Praktikum | viii |
| C. Praktikum Berlangsung | ix |
| D. Praktikum Berakhir | ix |
| E. Pasca Praktikum..... | x |
| F. Sanksi | x |
| G. Keselamatan Dan Kesehatan Kerja (K3) | xi |
| | |
| PERCOBAAN 1 GERBANG DASAR DAN TAMBAHAN..... | 1 |
| 1.1 Tujuan | 1 |
| 1.2 Alat yang Digunakan..... | 1 |
| 1.3 Teori Penunjang | 1 |
| 1.4 Langkah Percobaan | 2 |
| 1.4.1 Praktikum Gerbang AND | 2 |
| 1.4.2 Praktikum Gerbang OR..... | 3 |
| 1.4.3 Praktikum Gerbang NOT | 4 |
| 1.4.4 Praktikum Gerbang NAND..... | 4 |
| 1.4.5 Praktikum Gerbang NOR..... | 5 |
| 1.4.6 Praktikum Gerbang XOR..... | 6 |
| 1.4.7 Praktikum Gerbang XNOR..... | 7 |
| PERCOBAAN 2 RANGKAIAN KOMBINASI..... | 8 |
| 2.1 Tujuan | 8 |
| 2.2 Alat yang Digunakan : | 8 |
| 2.3 Langkah Percobaan | 8 |
| 2.3.1 Kombinasi Gerbang AND - OR..... | 8 |
| 2.3.2 Rangkaian Diagram Koneksi untuk IC 74LS00 | 8 |
| 2.3.3 Rangkaian Logika untuk IC 4077 | 9 |
| 2.3.4 Rangkaian Diagram Koneksi untuk IC 74LS08 | 9 |
| 2.3.5 Rangkaian Logika untuk IC 74LS32..... | 9 |
| 2.3.6 Kombinasi Gerbang NAND – XNOR..... | 10 |
| 2.4 Data Hasil Percobann | 10 |
| 2.5 Analisa Data | 10 |
| 2.6 Kesimpulan | 11 |
| PERCOBAAN 3 BCD TO 7 SEGMENT | 11 |
| 3.1 Tujuan | 12 |

| | | |
|---|---|-----------|
| 3.2 | Alat yang Digunakan..... | 12 |
| 3.3 | Teori Penunjang | 12 |
| 3.4 | Gerbang Logika untuk IC 74LS48 | 13 |
| 3.5 | Langkah Percobaan | 14 |
| 3.6 | Data Hasil Percobaan | 15 |
| 3.7 | Analisa data | 15 |
| 3.8 | Kesimpulan | 15 |
| PERCOBAAN 4 MULTIPLEKSER DIGITAL | | 16 |
| 4.1 | Tujuan | 16 |
| 4.2 | Alat yang Digunakan..... | 16 |
| 4.3 | Teori Penunjang | 16 |
| 4.4 | Gerbang Logika untuk IC 74LS157 | 16 |
| 4.5 | Langkah Percobaan | 17 |
| 4.6 | Data Hasil Percobaan | 17 |
| 4.7 | Analisa data..... | 18 |
| 4.8 | Kesimpulan | 18 |
| PERCOBAAN 5 REGISTER..... | | 19 |
| 5.1 | Tujuan | 19 |
| 5.2 | Alat yang Digunakan..... | 19 |
| 5.3 | Teori Penunjang | 19 |
| 5.4 | Gerbang Logika untuk IC 74LS157 dan IC 74LS164..... | 20 |
| 5.5 | Langkah Percobaan | 21 |
| 5.5.1 | Serial Input Paralel Output..... | 21 |
| 5.5.2 | Paralel Input Paralel Output | 22 |
| 5.6 | Data Hasil percobaan..... | 23 |
| 5.7 | Analisa Data | 23 |
| 5.8 | Kesimpulan | 23 |
| PERCOBAAN 6 DECODER | | 24 |
| 6.1 | Tujuan | 24 |
| 6.2 | Alat Yang Digunakan..... | 24 |
| 6.3 | Teori Penunjang | 24 |
| 6.4 | Gerbang Logika untuk IC 74LS138, 74LS139, dan 4514..... | 24 |
| 6.5 | Langkah Percobaan | 26 |
| 6.5.1 | Decoder 2 to 4..... | 26 |
| 6.6 | Data Hasil Percobaan | 26 |
| 6.5.2 | Decoder 3 To 8 | 27 |
| 6.6 | Data Hasil Percobaan | 27 |
| 6.5.3 | Decoder 4 To 16 | 28 |
| 6.6 | Data Hasil Percobaan | 28 |
| 6.6 | Data Hasil Percobaan | 29 |
| 6.7 | Analisa Data | 29 |
| 6.8 | Kesimpulan | 29 |

| | |
|---|-----------|
| PERCOBAAN 7 FLIP-FLOP | 29 |
| 7.1 Tujuan | 30 |
| 7.2 Alat yang Digunakan..... | 30 |
| 7.3 Teori Penunjang | 30 |
| 7.4 Diagram koneksi untuk IC 74LS73 | 31 |
| 7.5 Langkah Percobaan | 31 |
| 7.6 Data Hasil Percobaan | 32 |
| 7.7 Analisa Data | 32 |
| 7.8 Kesimpulan | 32 |
| PERCOBAAN 8 COMPARATOR..... | 33 |
| 8.1 Tujuan | 33 |
| 8.2 Alat yang digunakan..... | 33 |
| 8.3 Teori Penunjang | 33 |
| 8.4 Diagram Logika untuk IC 74LS688 | 33 |
| 8.5 Prosedur Percobaan | 34 |
| 8.6 Data Hasil Percobaan | 34 |
| 8.7 Analisa Data | 34 |
| PERCOBAAN 9 FULL ADDER 4 BIT WITH CARRY..... | 35 |
| 9.1 Tujuan | 35 |
| 9.2 Alat-alat Yang Digunakan..... | 35 |
| 9.3 Teori Penunjang | 35 |
| 9.4 Gerbang Logika untuk IC 74LS83 | 36 |
| 9.5 Prosedur Percobaan | 36 |
| 9.6 Data Hasil Percobaan | 37 |

DAFTAR GAMBAR

| | |
|---|----|
| Gambar 1.1 Gerbang (a) OR, (b) AND, dan (c) Not..... | 1 |
| Gambar 1.2 Gerbang (a) NOR, dan (b) NAND..... | 2 |
| Gambar 1.3 Gerbang (a) XOR, dan (b) XNOR..... | 2 |
| Gambar 1.4 Gerbang AND | 2 |
| Gambar 1.5 Gerbang OR | 3 |
| Gambar 1.6 Gerbang NOT..... | 4 |
| Gambar 1.7 Gerbang NAND | 4 |
| Gambar 1.8 Gerbang NOR | 5 |
| Gambar 1.9 Gerbang XOR | 6 |
| Gambar 1.10 Gerbang XNOR..... | 7 |
| Gambar 2.1 Kombinasi Gerbang AND-OR | 8 |
| Gambar 2.2 Diagram Koneksi IC 74LS00 | 8 |
| Gambar 2.3 Rangkaian Logika IC 4077..... | 9 |
| Gambar 2.4 Diagram Koneksi IC 74LS08 | 9 |
| Gambar 2.5 Diagram Koneksi IC 74LS32 | 9 |
| Gambar 2.6 Kombinasi Gerbang NAND-XNOR..... | 10 |
| Gambar 3.1 Skema Rangkaian 7 Segment | 12 |
| Gambar 3.2 IC 74LS48..... | 13 |
| Gambar 3.3 Rangkaian BCD to 7 Segment | 14 |
| Gambar 4.1 IC 74LS157 | 16 |
| Gambar 4.2 Rangkaian Multiplekser | 17 |
| Gambar 5.1 IC 74LS157 | 20 |
| Gambar 5.2 IC 74LS164 | 20 |
| Gambar 5.3 Rangkaian SIPO 74LS164..... | 21 |
| Gambar 5.4 PIPO 74ALS574 | 22 |
| Gambar 6.1 IC 74 LS138..... | 24 |
| Gambar 6.2 IC 74 LS139..... | 25 |
| Gambar 6.3 IC 4514 | 25 |
| Gambar 6.4 Rangkaian Decoder 2 to 4 | 26 |
| Gambar 6.5 Rangkaian Decoder 3 to 8 | 27 |
| Gambar 6.6 Rangkaian Decoder 4 to 16..... | 28 |
| Gambar 7.1 Skema Rangkaian JK flip-Flop | 30 |
| Gambar 7.2 Diagram Koneksi Flip-Flop | 31 |
| Gambar 7.3 Rangkaian JK Flip-Flop | 31 |
| Gambar 8.1 Diagram Logika IC 74LS688 | 33 |
| Gambar 8.2 Rangkaian Comparator | 34 |
| Gambar 9.1 Gerbang Logika IC 74LG83 | 35 |
| Gambar 9.2 Rangkaian Full Adder 4 Bit Dengan Carry In dan Out | 36 |

DAFTAR TABEL

| | |
|--|----|
| Tabel 1.1 Gerbang AND | 3 |
| Tabel 1.2 Gerbang OR | 3 |
| Tabel 1.3 Gerbang NOT | 4 |
| Tabel 1.4 Gerbang NAND | 5 |
| Tabel 1.5 Gerbang NOR | 6 |
| Tabel 1.6 Gerbang XOR | 6 |
| Tabel 1.7 Gerbang XNOR | 7 |
| Tabel 2.1 Rangkaian Kombinasi AND-OR | 10 |
| Tabel 2.2 Rangkaian Kombinasi NAND-XNOR | 10 |
| Tabel 3.1 Rangkaian BCD to 7 Segment | 15 |
| Tabel 4.1 Rangkaian Multiplexer Digital | 17 |
| Tabel 5.1 Rangkaian SIPO | 22 |
| Tabel 5.2 Rangkaian PIPO | 23 |
| Tabel 6.1 Rangkaian Decoder 2 to 4 | 26 |
| Tabel 6.2 Rangkaian Decoder 3 to 8 | 27 |
| Tabel 6.3 Rangkaian Decoder 4 to 16 | 28 |
| Tabel 7.1 Rangkaian JK Flip-flop | 32 |
| Tabel 8.1 Rangkaian Komparator | 34 |
| Tabel 9.1 Rangkaian Full Adder 4 Bit Dengan Carry In dan Out | 37 |

STANDART OPERASIONAL PROSEDUR LABORATORIUM TEKNIK ELEKTRO
UNIVERSITAS MUHAMMADIYAH MALANG

A. PRA PRAKTIKUM

1. Ka Laboratorium bersama Ketua Prodi menetapkan daftar Mata Praktikum yang akan dilaksanakan pada semester berjalan
2. Laboran atau Staf mengumumkan daftar Mata Praktikum dan pengumuman lainnya via web lab-elektro.umm.ac.id
3. Staf / Laboran menerima pendaftaran calon praktikan yang mengulang
4. Staf / Laboran mengumumkan daftar peserta Mata Praktikum berdasarkan data peserta mata kuliah dan peserta mengulang di web lab-elektro.umm.ac.id
5. Kepala lab dan wakil kepala lab menetapkan daftar Instruktur dan Asisten Mata Praktikum dan diusulkan untuk ditetapkan SK Dekan
6. Ka. Lab mengundang Peserta Mata Praktikum untuk mengikuti pertemuan persiapan dan pembagian jadwal peserta mengikuti praktikum dan peraturan serta prosedur praktikum dan K3
7. Instruktur dan Asisten mengundang peserta Mata Praktikum untuk mengikuti Ujian Pra Praktikum (Memberikan Tugas Pra Praktikum)

B. PRA PELAKSANAAN PERCOBAAN PRAKTIKUM

1. Asisten dan Praktikan hadir 15 menit sebelum dimulai jam praktikum
2. Asisten mempersiapkan instrumen ukur serta modul praktikum dan peralatan pendukung seperti kabel, jumper dan lain lain
3. Praktikan membaca petunjuk praktikum dan mempersiapkan kebutuhan peralatan sebelum masuk ruang/lab
4. Asisten memberikan salam dan ucapan selamat datang dengan senyum serta memberikan arahan kepada kelompok Praktikan tentang prosedur pelaksanaan praktikum dan penjelasan daftar peralatan dan modul

5. Asisten menunjuk peserta yang menjadi petugas pencatat, melakukan pengukuran dan pembantu pelaksanaan
6. Asisten meminta kelompok Praktikum untuk membaca doa/Basmalah sebelum dimulai pemasangan dan instalasi praktikum dan dipandu oleh Asisten

C. PRAKTIKUM BERLANGSUNG

1. Asisten memberikan instruksi kepada kelompok praktikan pemasangan atau instalasi modul dan mengawasi dan mengevaluasi serta memeriksa hasil pemasangan dan memastikan kebenaran instalasi
2. Praktikan dan asisten saling menjaga kenyamanan dan ketertiban praktikum sesuai tata tertib yang berlaku serta menjaga keamanan perangkat lab selama pelaksanaan praktikum dari satu percobaan ke percobaan berikutnya.
3. Asisten berhak menegur dan menindak praktikan apabila ketahuan merusak, mengubah atau memindahkan perlengkapan lab tanpa ijin.
4. Asisten melakukan penilaian dan pengawasan tiap praktikan melakukan pengukuran selama percobaan.
5. Asisten dan kelompok praktikan mengakhiri praktikum dengan membaca hamdallah dan mengucapkan salam serta meminta praktikan untuk merapikan peralatan dan modul serta kursi dan membuang sampah di sekitarnya.

D. PRAKTIKUM BERAKHIR

1. Praktikan meninggalkan ruangan dengan rapi dan teratur.
2. Asisten Mengkondisikan ruangan kembali,
 - a. Mengembalikan/mengatur kursi kembali.
 - b. Merapikan sampah yang ditemukan berserakan dalam ruangan.
 - c. Mengembalikan peralatan dan modul ke Lemari Alat dan Modul sesuai nama jenis Mata Praktikum
 - d. Mengunci pintu
 - e. Mematikan lampu apabila tidak ada praktikum berikutnya.

3. Asisten menandatangani presensi kelompok dan memberikan daftar penilaian kerja percobaan kelompok ke ruang administrasi (Laboran).
4. Instruktur dan atau asisten melakukan evaluasi reguler praktikum jika diperlukan.

E. PASCA PRAKTIKUM

1. Praktikan menyusun laporan semua percobaan
2. Praktikan melakukan asistensi laporan ke Asisten Praktikum min 4 kali
3. Setelah laporan praktikum ditandatangani oleh Asisten, Tiap Praktikum menghadap Instruktur sesuai jadwal yang ditetapkan Instruktur
4. Instruktur menguji praktikum mengenai proses pelaksanaan praktikum
5. Instruktur memberikan nilai akhir praktikan
6. Nilai akhir pratikum diserahkan ke Lab untuk proses administrasi

F. SANKSI

1. Keterlambatan asistensi pertama kali sanksi point 1
2. Tidak memenuhi minimal 4 kali asistensi sanksi point 2
3. Datang terlambat 15 menit dari waktu yang telah ditentukan sanksi point 3
4. * Tidak mengikuti proses praktikum tanpa adanya konfirmasi sanksi point 4
5. * Tidak mengikuti ujian koordinator tanpa adanya konfirmasi sanksi point 5
6. Keterlambatan pengumpulan laporan resmi sanksi point 6
7. * Tidak mengikuti ujian instruktur sesuai dengan jadwal yang ditentukan instruktur sanksi point 7
8. Pemalsuan tanda tangan selama proses praktikum berlangsung sanksi point 8
9. Merusakkan peralatan Lab. Teknik Elektro sanksi point 9

* Maksimal konfirmasi 2 x 24 jam sejak jadwal resmi diumumkan untuk penggantian jadwal ujian

| | |
|---------|----------------------------|
| Point 1 | Menulis materi modul bab 1 |
|---------|----------------------------|

| | |
|---------|---|
| Point 2 | Menulis materi modul bab 1-3 & Pengurangan Nilai |
| Point 3 | Menulis materi 1 bab & Pengurangan Nilai |
| Point 4 | Mengulang (tidak konfirmasi sesuai waktu yang telah ditentukan) atau Pengurangan Nilai |
| Point 5 | Mengulang (tidak konfirmasi sesuai waktu yang telah ditentukan) atau Pengurangan Nilai |
| Point 6 | Membeli buku berkaitan dengan bidang Teknik elektro |
| Point 7 | Pengurangan Nilai Instruktur |
| Point 8 | Mengulang Praktikum atau mendapat Nilai E |
| Point 9 | Mengganti peralatan tersebut sesuai dengan spesifikasi atau mirip dan memiliki fungsi yang sama |

G. KESELAMATAN DAN KESEHATAN KERJA (K3)

1. Sebelum memulai praktikum, praktikan memahami tata tertib dan keselamatan di Laboratorium
2. Mengetahui tempat dan cara penggunaan peralatan Laboratorium
3. Memperhatikan dan waspada terhadap tempat-tempat sumber listrik (stop kontak dan circuit breaker)
4. Praktikan harus memperhatikan dan menaati peringatan (warning) yang biasa tertera pada badan peralatan praktikum maupun rambu peringatan yang terdapat di ruangan Laboratorium
5. Jika melihat ada kerusakan yang berpotensi menimbulkan bahaya, segera laporkan ke asisten terkait atau dapat langsung melapor ke laboran.
6. Hindari daerah atau benda yang berpotensi menimbulkan bahaya listrik (sengatan listrik) secara tidak sengaja, missal seperti jala-jala kabel yang terkelupas
7. Keringkan bagian tubuh yang basah, seperti keringat atau sisa air wudhu
8. Selalu waspada terhadap bahaya listrik pada setiap aktifitas praktikum.
9. Jika terjadi kecelakaan akibat bahaya listrik, berikut ini adalah hal-hal yang harus diikuti praktikan:
 - a) Jangan panik
 - b) Matikan semua peralatan elektronik dan sumber listrik di meja masing-masing dan di meja praktikum yang tersengat arus listrik.
 - c) Bantu praktikan yang tersengat arus listrik untuk melepaskan diri dari sumber listrik

d) Beritahukan dan minta bantuan kepada laboran, praktikan lain dan orang di sekitar anda tentang terjadinya kecelakaan akibat bahaya listrik.

10. Jangan membawa benda-benda mudah terbakar (korek api, gas, dll) ke dalam ruangan

laboratorium bila tidak disyaratkan dalam modul praktikum.

11. Jangan melakukan sesuatu yang menimbulkan api, percikan api, atau panas yang berlebihan.

12. Jangan melakukan sesuatu yang menimbulkan bahaya api atau panas berlebih pada diri sendiri atau orang lain.

13. Selalu waspada terhadap bahaya api atau panas berlebih pada setiap aktivitas di laboratorium.

14. Jika terjadi kecelakaan akibat bahaya listrik, berikut ini adalah hal-hal yang harus diikuti praktikan:

a) Jangan panik

b) Matikan semua peralatan elektronik dan sumber listrik di meja masing-masing.

c) Beritahukan dan minta bantuan laboran, praktikan lain dan orang di sekitar anda tentang terjadinya bahaya api atau panas berlebih

d) Menjauh dari ruang praktikum

15. Dilarang membawa benda tajam (pisau, gunting dan sejenisnya) ke ruang praktikum bila tidak diperlukan untuk pelaksanaan percobaan

16. Dilarang memakai perhiasan dari logam misalnya cincin, kalung, gelang, dll

17. Hindari daerah, benda atau logam yang memiliki bagian tajam dan dapat melukai.

Tidak melakukan sesuatu yang dapat menimbulkan luka pada diri sendiri atau orang lain

PERCOBAAN 1

GERBANG DASAR DAN TAMBAHAN

1.1 Tujuan

- ◆ Mengetahui macam-macam gerbang.
- ◆ Dapat menganalisa kerja dari gerbang-gerbang logika.
- ◆ Dapat membuat gerbang logika lain dari gerbang dasar yang telah ada.

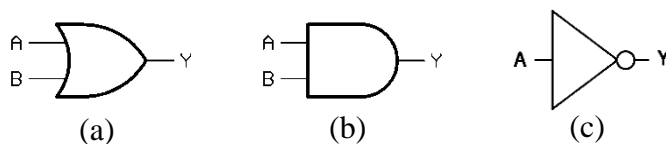
1.2 Alat yang Digunakan

- ◆ Modul Rangkaian Logika #1.
- ◆ IC 74LS00, 74LS02, 74LS04, 74LS08, 74LS032, 74LS86, dan 74LS266.

1.3 Teori Penunjang

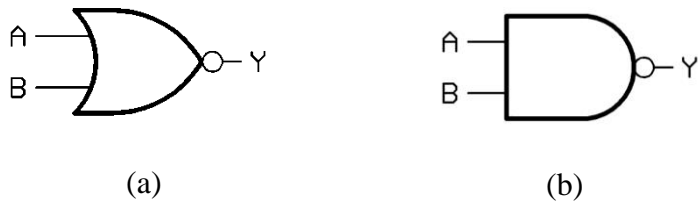
Komponen gerbang-gerbang logika yang merupakan dasar dari setiap rangkaian elektronika digital. Diantara beberapa gerbang logika yang dikenal, terdapat beberapa gerbang logika dasar, yang dalam penerapannya nanti bisa dikembangkan menjadi gerbang-gerbang logika yang lain. Gerbang dasar tersebut adalah :

1. Gerbang OR
2. Gerbang AND
3. Gerbang NOT (Inverter)
4. Gerbang XOR



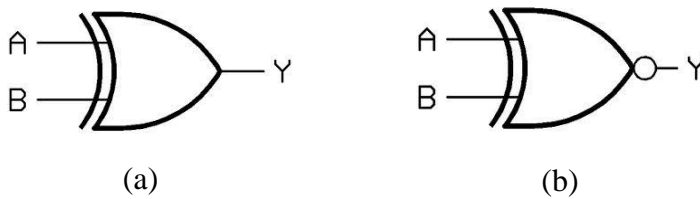
Gambar 1.1 Gerbang (a) OR, (b) AND, dan (c) NOT

Dari gerbang-gerbang logika tersebut dibentuk gerbang-gerbang logika lain, misalnya NOR yaitu gabungan dari gerbang OR dan NOT, sedangkan gerbang NAND adalah gabungan dari gerbang AND dan gerbang NOT dan seterusnya.



Gambar 1.2 Gerbang (a) NOR, dan (b) NAND

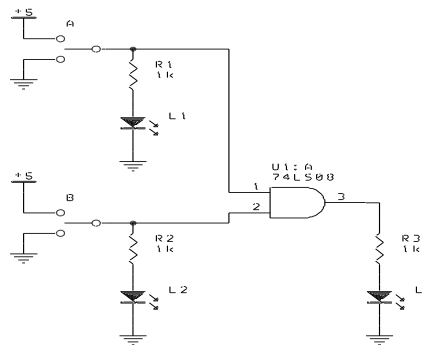
Selain itu ada juga jenis gerbang logika yaitu Gerbang Logika Exclusive. Gerbang Logika Exclusive hanya ada OR dan NOR. Simbol pada umumnya seperti yang ada di bawah ini.



Gambar 1.3 Gerbang (a) XOR, dan (b) XNOR

1.4 Langkah Percobaan

1.4.1 Praktikum Gerbang AND



Gambar 1.4 Gerbang AND

Perhatikan gambar 1.4 di atas! Input gerbang AND terdiri dari 2 yaitu A dan B serta 1 output Y. Indikator untuk input A menggunakan LED L1 dan input B menggunakan LED L2 serta output Y menggunakan LED L3. Jika LED menyala berarti logika '1' dan bila padam berarti logika '0'.

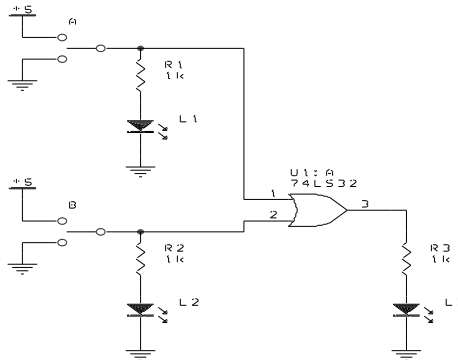
Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke board dan nyalakan catu daya nya!
2. Kemudian isilah tabel 1.1, dengan mengatur saklar input A dan B!
3. Kesimpulan apakah yang bisa anda tarik?

Tabel 1.1 Data Hasil Percobaan Gerbang AND

| B | A | Y |
|---|---|---|
| 0 | 0 | |
| 0 | 1 | |
| 1 | 0 | |
| 1 | 1 | |

1.4.2 Praktikum Gerbang OR



Gambar 1.5 Gerbang OR

Perhatikan gambar 1.5 di atas! Input gerbang OR terdiri dari 2 yaitu A dan B serta 1 output Y. Indikator untuk input A menggunakan LED L1 dan input B menggunakan LED L2 serta output Y menggunakan LED L3. Jika LED menyala berarti logika ‘1’ dan bila padam berarti logika ‘0’.

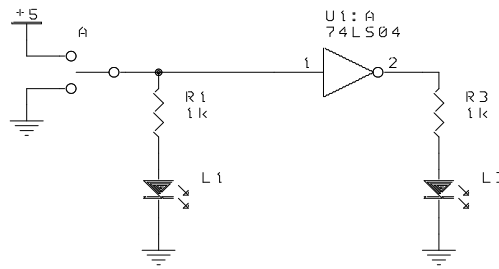
Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke board dan nyalakan catu daya nya!
2. Kemudian isilah tabel 1.2, dengan mengatur saklar input A dan B!
3. Kesimpulan apakah yang bisa anda tarik?

Tabel 1.2 Data Hasil Percobaan Gerbang OR

| B | A | Y |
|---|---|---|
| 0 | 0 | |
| 0 | 1 | |
| 1 | 0 | |
| 1 | 1 | |

1.4.3 Praktikum Gerbang NOT



Gambar 1.6 Gerbang NOT

Perhatikan gambar 1.6 di atas! Input gerbang NOT terdiri dari 1 yaitu A serta 1 output Y. Indikator untuk input A menggunakan LED L1 menggunakan dan output Y menggunakan LED L3. Jika LED menyala berarti logika '1' dan bila padam berarti logika '0'.

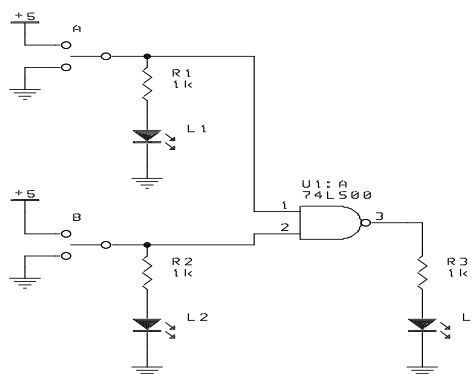
Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke board dan nyalakan catu daya nya!
2. Kemudian isilah tabel 1.3, dengan mengatur saklar input A!
3. Kesimpulan apakah yang bisa anda tarik?

Tabel 1.3 Data Hasil Percobaan Gerbang NOT

| A | Y |
|---|---|
| 0 | |
| 1 | |

1.4.4 Praktikum Gerbang NAND



Gambar 1.7 Gerbang NAND

Perhatikan gambar 1.7 di atas! Input gerbang NAND terdiri dari 2 yaitu A dan B serta 1 output Y. Indikator untuk input A menggunakan LED L1 dan input B menggunakan LED L2 serta output Y menggunakan LED L3. Jika LED menyala berarti logika '1' dan bila padam berarti logika '0'.

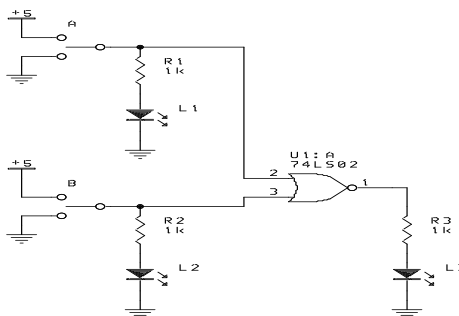
Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke board dan nyalakan catu daya nya!
2. Kemudian isilah tabel 1.4, dengan mengatur saklar input A dan B!
3. Kesimpulan apakah yang bisa anda tarik?

Tabel 1.4 Data Hasil Percobaan Gerbang NAND

| B | A | Y |
|---|---|---|
| 0 | 0 | |
| 0 | 1 | |
| 1 | 0 | |
| 1 | 1 | |

1.4.5 Praktikum Gerbang NOR



Gambar 1.8 Gerbang NOR

Perhatikan gambar 1.8 di atas! Input gerbang NOR terdiri dari 2 yaitu A dan B serta 1 output Y. Indikator untuk input A menggunakan LED L1 dan input B menggunakan LED L2 serta output Y menggunakan LED L3. Jika LED menyala berarti logika '1' dan bila padam berarti logika '0'.

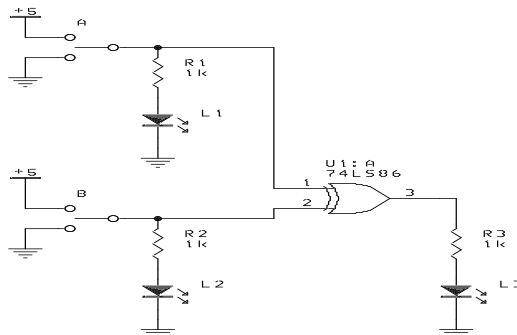
Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke board dan nyalakan catu daya nya!
2. Kemudian isilah tabel 1.5, dengan mengatur saklar input A dan B!
3. Kesimpulan apakah yang bisa anda tarik?

Tabel 1.5 Data Hasil Percobaan Gerbang NOR

| B | A | Y |
|---|---|---|
| 0 | 0 | |
| 0 | 1 | |
| 1 | 0 | |
| 1 | 1 | |

1.4.6 Praktikum Gerbang XOR



Gambar 1.9 Gerbang XOR

Perhatikan gambar 1.9 di atas. Input gerbang XOR terdiri dari 2 yaitu A dan B serta 1 output Y. Indikator untuk input A menggunakan LED L1 dan input B menggunakan LED L2 serta output Y menggunakan LED L3. Jika LED menyala berarti logika '1' dan bila padam berarti logika '0'.

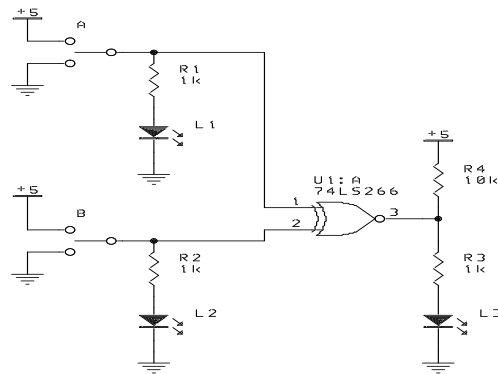
Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke board dan nyalakan catu dayanya!
2. Kemudian isilah tabel 1.6, dengan mengatur saklar input A dan B!
3. Kesimpulan apakah yang bisa anda tarik?

Tabel 1.6 Data Hasil Percobaan Gerbang XOR

| B | A | Y |
|---|---|---|
| 0 | 0 | |
| 0 | 1 | |
| 1 | 0 | |
| 1 | 1 | |

1.4.7 Praktikum Gerbang XNOR



Gambar 1.10 Gerbang XNOR

Perhatikan gambar 1.10 di atas. Input gerbang *XNOR* terdiri dari 2 yaitu A dan B serta 1 output Y. Indikator untuk input A menggunakan LED L1 dan input B menggunakan LED L2 serta output Y menggunakan LED L3. Jika LED menyala berarti logika ‘1’ dan bila padam berarti logika ‘0’.

Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke board dan nyalakan catu daya nya!
2. Kemudian isilah tabel 1.7, dengan mengatur saklar input A dan B!
3. Kesimpulan apakah yang bisa anda tarik?

Tabel 1.7 Data Hasil Percobaan Gerbang XNOR

| B | A | Y |
|---|---|---|
| 0 | 0 | |
| 0 | 1 | |
| 1 | 0 | |
| 1 | 1 | |

1.5 Data Hasil Percobann

1.5.1 Gerbang AND – 1.5.7 Gerbang X NOR

1.6 Analisa Data

1.6.1 Gerbang AND – 1.6.7 Gerbang X NOR (Gambar diagram waktu dan saklar , simbol pada analisa)

1.7 Kesimpulan

1.7.1 Gerbang AND – 1.7.7 Gerbang X NOR

PERCOBAAN 2

RANGKAIAN KOMBINASI

2.1 Tujuan

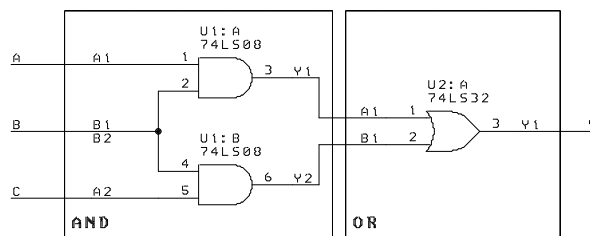
- ◆ Dapat menganalisa kerja dari gerbang-gerbang logika.
- ◆ Dapat membuat gerbang logika lain dari gerbang dasar yang telah ada.

2.2 Alat yang Digunakan :

- ◆ Modul Rangkaian Logika #2.
- ◆ Kabel Penghubung.
- ◆ IC 74LS00, 4077, 74LS08, dan 74LS32.

2.3 Langkah Percobaan

2.3.1 Kombinasi Gerbang AND - OR

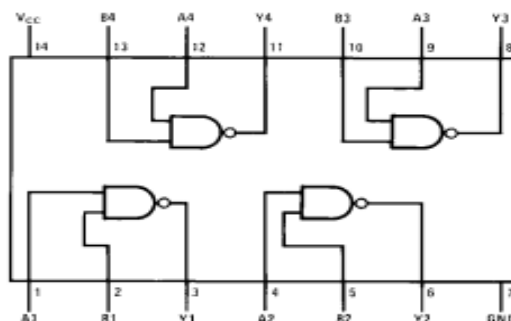


Gambar 2.1 Kombinasi Gerbang AND-OR

Buatlah rangkaian di atas menggunakan board 7 dan 8. Input A, B dan C menggunakan saklar board 7 dan output Y menggunakan display LED board 8. Input dan output '0' ditunjukkan dengan LED yang padam dan '1' ditunjukkan dengan LED yang nyala. Dan isilah tabel 2.1!

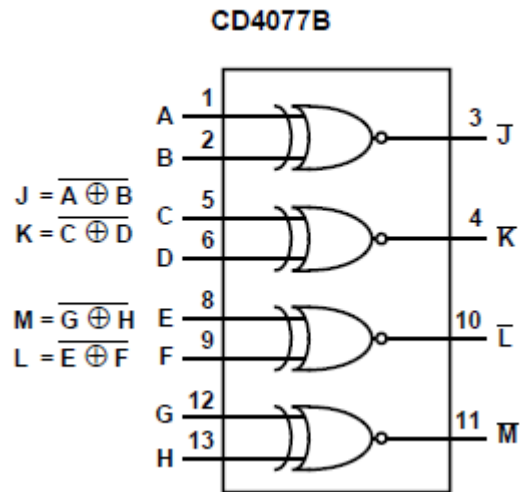
2.3.2 Rangkaian Diagram Koneksi untuk IC 74LS00

Connection Diagram



Gambar 2.2 Diagram Koneksi IC 74LS00

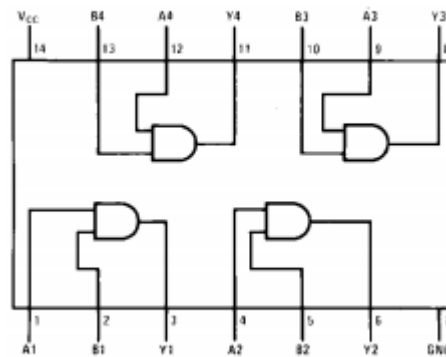
2.3.3 Rangkaian Logika untuk IC 4077



Gambar 2.3 Rangkaian Logika IC 4077

2.3.4 Rangkaian Diagram Koneksi untuk IC 74LS08

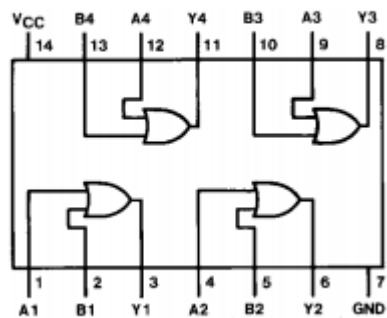
Connection Diagram



Gambar 2.4 Gambar Diagram Koneksi IC 74LS08

2.3.5 Rangkaian Logika untuk IC 74LS32

Connection Diagram



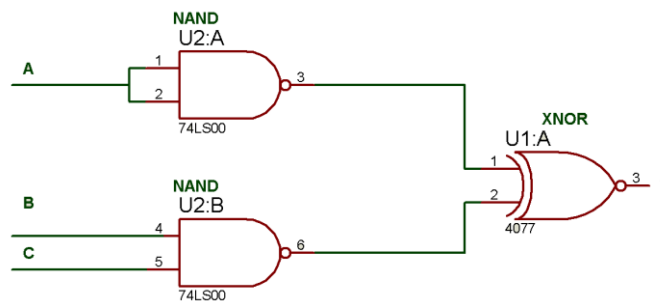
Gambar 2.5 Gambar Diagram Koneksi IC 74LS32

Tabel 2.1 Data Hasil Percobaan Rangkaian Kombinasi Gerbang AND-OR

| No | C | B | A | Y |
|----|---|---|---|---|
| 1 | 0 | 0 | 0 | |
| 2 | 0 | 0 | 1 | |
| 3 | 0 | 1 | 0 | |
| 4 | 0 | 1 | 1 | |
| 5 | 1 | 0 | 0 | |
| 6 | 1 | 0 | 1 | |
| 7 | 1 | 1 | 0 | |
| 8 | 1 | 1 | 1 | |

2.3.6 Kombinasi Gerbang NAND – XNOR

Sama seperti 2.3.1, buatlah rangkaian di bawah ini dan isilah tabel 2.2!



Gambar 2.6 Kombinasi Gerbang NAND-XNOR

Tabel 2.2 Data Hasil Percobaan Rangkaian Kombinasi Gerbang NAND-XNOR

| No | C | B | A | Y |
|----|---|---|---|---|
| 1 | 0 | 0 | 0 | |
| 2 | 0 | 0 | 1 | |
| 3 | 0 | 1 | 0 | |
| 4 | 0 | 1 | 1 | |
| 5 | 1 | 0 | 0 | |
| 6 | 1 | 0 | 1 | |
| 7 | 1 | 1 | 0 | |
| 8 | 1 | 1 | 1 | |

2.4 Data Hasil Percobann

2.4.1 Gerbang AND OR (gambar diagram waktu di bawah tabel)

2.4.2 Gerbang AND - X NOR (gambar diagram waktu di bawah tabel)

2.5 Analisa Data

2.5.1 Kombinasi Gerbang AND OR

2.5.2 Kombinasi Gerbang AND - X NOR

2.6 Kesimpulan

2.6.1 Kesimpulan Kombinasi Gerbang AND OR

2.6.2 Kesimpulan Kombinasi Gerbang AND - X NOR

PERCOBAAN 3

BCD TO 7 SEGMENT

3.1 Tujuan

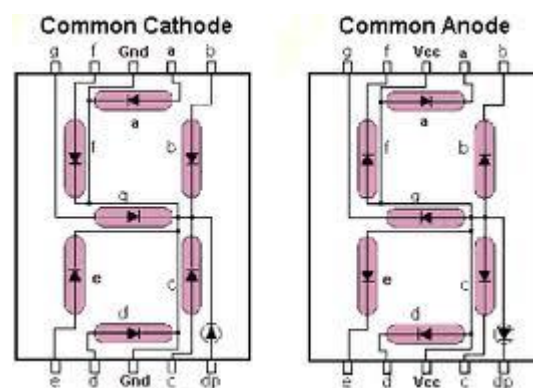
- ◆ Mengetahui bentuk bilangan dalam rangkaian logika.
- ◆ Mengetahui fungsi biner dan fungsi logika.

3.2 Alat yang Digunakan

- ◆ Modul Rangkaian Logika #1.
- ◆ IC 74LS48.

3.3 Teori Penunjang

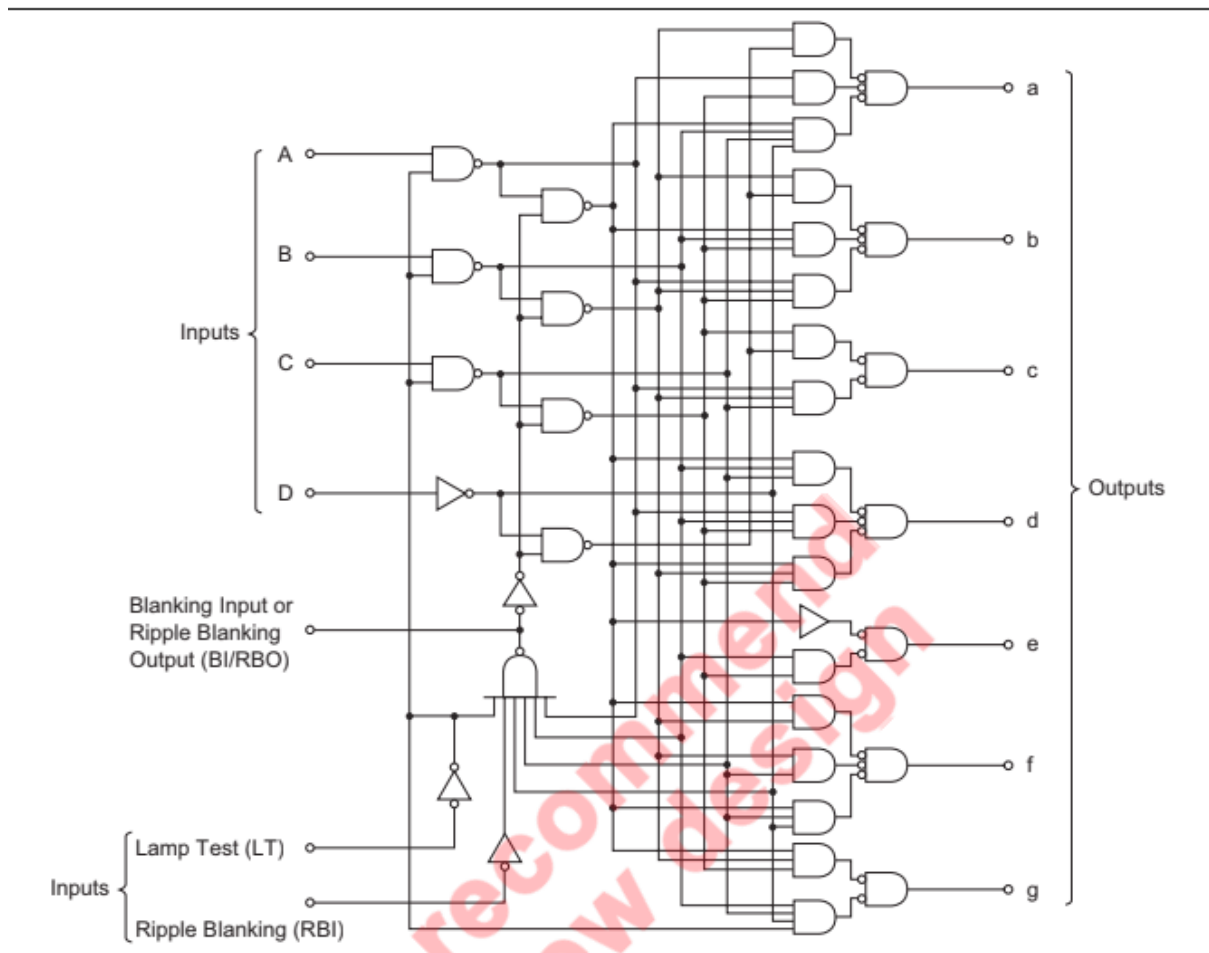
Tampilan seven segment digunakan sebagai decoder dari bilangan Binary Coded Decimal (BCD) ke 7 segment decoder. Untuk masukan ada 4 bit dan keluarannya ada 7 bit yang ada pada tampilan 7 segment. Tampilan 7 segment adalah komponen elektronika yang dapat menampilkan angka dari 0 sampai 9, bisa menggunakan satu 7 segment atau dua 7 segment yang disesuaikan dengan berapa karakter yang akan ditampilkan. Ada dua jenis tipe dari penampil 7 segment ini, ada yang 7 segment dengan common anoda dan 7 segment dengan common katoda. Pada common anoda akan aktif jika mendapat input low atau logika 0 sedangkan pada common katoda akan aktif jika mendapat input high atau logika 1.



Gambar 3.1 Skema Rangkaian 7 Segment

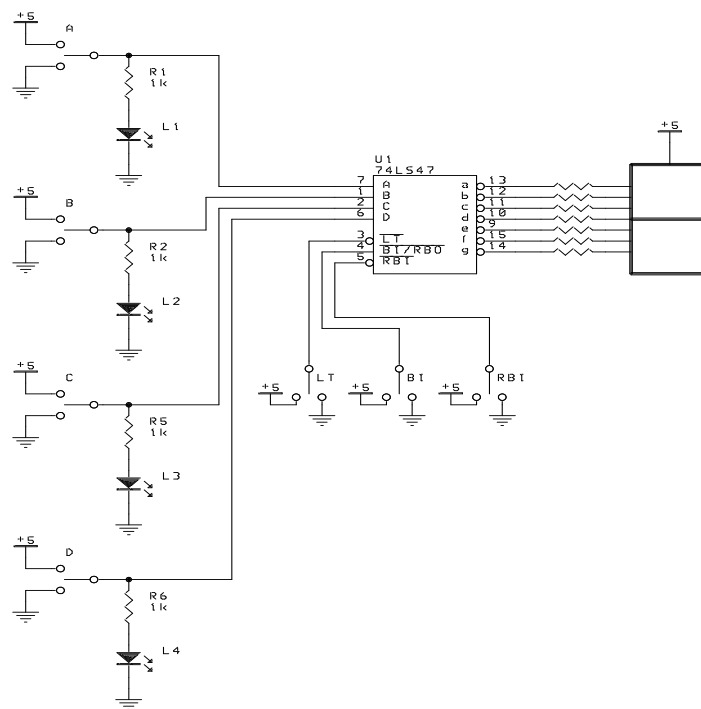
3.4 Gerbang Logika untuk IC 74LS48

Block Diagram



Gambar 3.3 IC 74LS48

3.5 Langkah Percobaan



Gambar 3.4 Rangkaian BCD to 7 Segment

Perhatikan gambar 3.2 di atas! Input *BCD To 7 Segment* terdiri dari 4 yaitu A, B, C dan D serta output a,b,c,d,e,f . Semua indikator untuk input menggunakan LED dan output menggunakan 7 Segment. Jika LED menyala berarti logika '1' dan bila padam berarti logika '0'.

Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke *board* dan nyalakan catu dayanya!
2. Kemudian isilah tabel 3.1!
3. Kesimpulan apakah yang bisa anda tarik?

Tabel 3.1 Data Hasil Percobaan Rangkaian BCD to 7 Segment

| LT | BI | RBI | D | C | B | A | DISPLAY |
|----|----|-----|---|---|---|---|---------|
| 0 | 1 | 1 | X | X | X | X | |
| 1 | 0 | 1 | X | X | X | X | |
| 1 | 1 | 0 | X | X | X | X | |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 | |
| 1 | 1 | 1 | 0 | 0 | 0 | 1 | |
| 1 | 1 | 1 | 0 | 0 | 1 | 0 | |
| 1 | 1 | 1 | 0 | 0 | 1 | 1 | |
| 1 | 1 | 1 | 0 | 1 | 0 | 0 | |
| 1 | 1 | 1 | 0 | 1 | 0 | 1 | |
| 1 | 1 | 1 | 0 | 1 | 1 | 0 | |
| 1 | 1 | 1 | 0 | 1 | 1 | 1 | |
| 1 | 1 | 1 | 1 | 0 | 0 | 0 | |
| 1 | 1 | 1 | 1 | 0 | 0 | 1 | |
| 1 | 1 | 1 | 1 | 0 | 1 | 0 | |
| 1 | 1 | 1 | 1 | 0 | 1 | 1 | |
| 1 | 1 | 1 | 1 | 1 | 0 | 0 | |
| 1 | 1 | 1 | 1 | 1 | 0 | 1 | |
| 1 | 1 | 1 | 1 | 1 | 1 | 0 | |
| 1 | 1 | 1 | 1 | 1 | 1 | 1 | |

3.6 Data Hasil Percobaan

3.7 Analisa data

3.8 Kesimpulan

PERCOBAAN 4

MULTIPLEKSER DIGITAL

4.1 Tujuan

- ◆ Dapat menganalisa cara kerja Multiplekser.
- ◆ Dapat mengoprasikan Multiplekser.
- ◆ Dapat mendaya gunakan Multiplekser untuk fungsi lain.

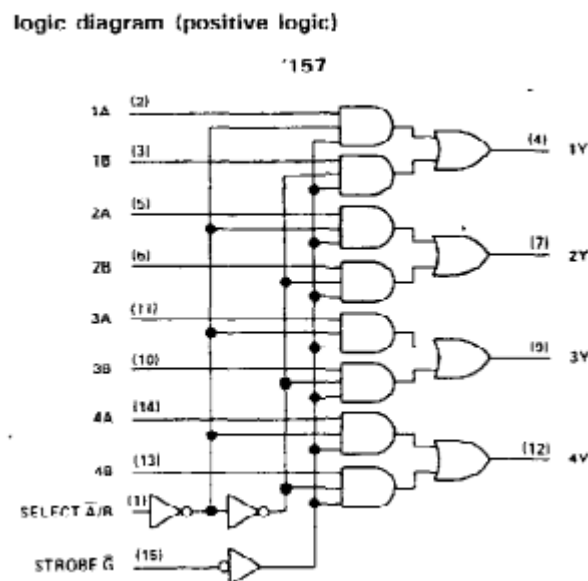
4.2 Alat yang Digunakan

- ◆ Modul Rangkaian Logika #1.
- ◆ IC 74LS157.

4.3 Teori Penunjang

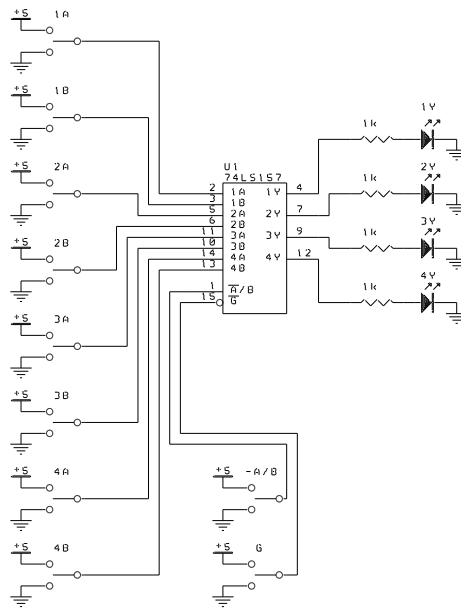
Dalam suatu rangkaian logika multiplekser berfungsi sebagai semacam pemilih data, yaitu untuk memilih salah satu dari 2^N masukan sesuai dengan kode yang diberikan, dan melewatkan ke keluaran.

4.4 Gerbang Logika untuk IC 74LS157



Gambar 4.1 IC 74LS157

4.5 Langkah Percobaan



Gambar 4.2. Rangkaian Multiplexer

Perhatikan gambar 4.1 di atas! Input multiplexer terdiri dari 2 kelompok yaitu A dan B serta output Y. Input A terdiri dari 1A, 2A, 3A, dan 4A sedangkan input B terdiri dari 1B, 2B, 3B, 4B. Untuk output Y terdiri dari 1Y, 2Y, 3Y dan 4Y. Indikator untuk input A dan menggunakan LED serta output Y menggunakan LED juga. Jika LED menyala berarti logika '1' dan bila padam berarti logika '0'.

Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke board dan nyalakan catu dayanya!
2. Kemudian isilah tabel 4.1!
3. Kesimpulan apakah yang bisa anda tarik?

4.6 Data Hasil Percobaan

Tabel 4.1 Data Hasil Percobaan Rangkaian Multiplexer Digital

| 1A | 2A | 3A | 4A | 1B | 2B | 3B | 4B | -A/B | G | 1Y | 2Y | 3Y | 4Y |
|----|----|----|----|----|----|----|----|------|---|----|----|----|----|
| 1 | 0 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | | | | |
| 1 | 0 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | 1 | | | | |
| 0 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | | | | |
| 0 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | | | | |
| 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | | | | |
| 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | | | | |

Gambar diagram waktu

4.7 Analisa data

4.8 Kesimpulan

PERCOBAAN 5

REGISTER

5.1 Tujuan

- ◆ Mempelajari dan menyelidiki sifat-sifat Shift Register.
- ◆ Mengetahui fungsi Register Seri dan Pararel.
- ◆ Dapat mengoperasikan dan merangkai Register.

5.2 Alat yang Digunakan

- ◆ Modul Rangkaian Logika #1.
- ◆ IC 74LS157 dan 74LS164.

5.3 Teori Penunjang

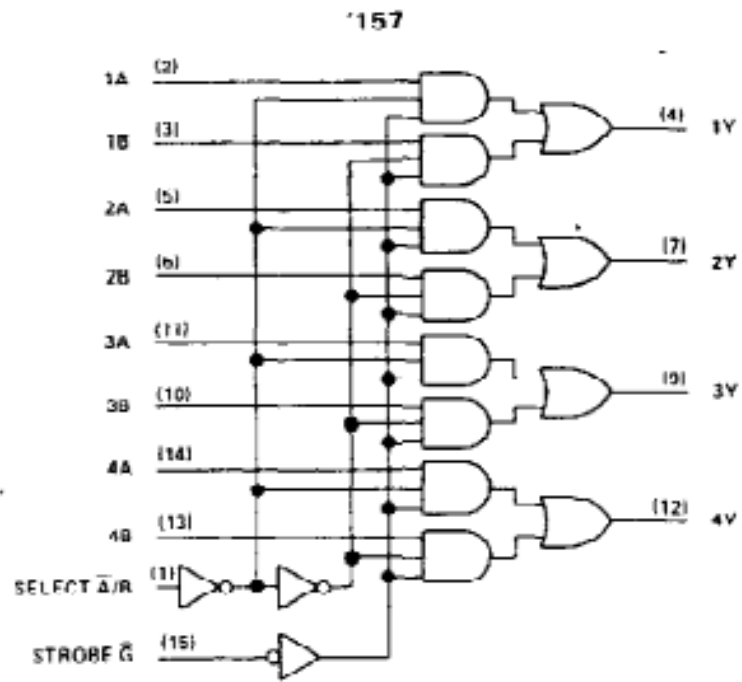
Register adalah salah satu dari bentuk rangkaian logika yang merupakan penggabungan dari beberapa Flip-Flop. Ada beberapa macam jenis register yang dibedakan dari jenis Input Outputnya antara lain :

- a) Serial Input Pararel Output (SIPO)
- b) Pararel Input Pararel Output (PIPO)

Sistem ini bisa dibuat dari semua jenis Flip-Flop yang telah dipraktekkan sebelumnya. Pembacaan output register adalah berdasarkan pergeseran dari switch yang ditekan, sedangkan logika pergeserannya berdasarkan dari inputan awal yang dimasukkan. Disini perlu dipahami istilah-istilah MSB (Bit yang paling berpengaruh) dan LSB (Bit tidak berpengaruh).

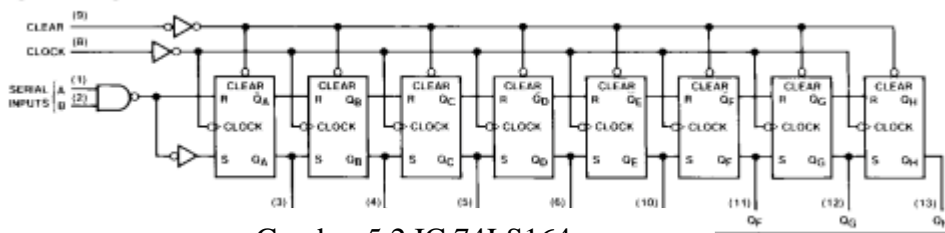
5.4 Gerbang Logika untuk IC 74LS157 dan IC 74LS164

logic diagram (positive logic)



Gambar 5.1 IC 74LS157

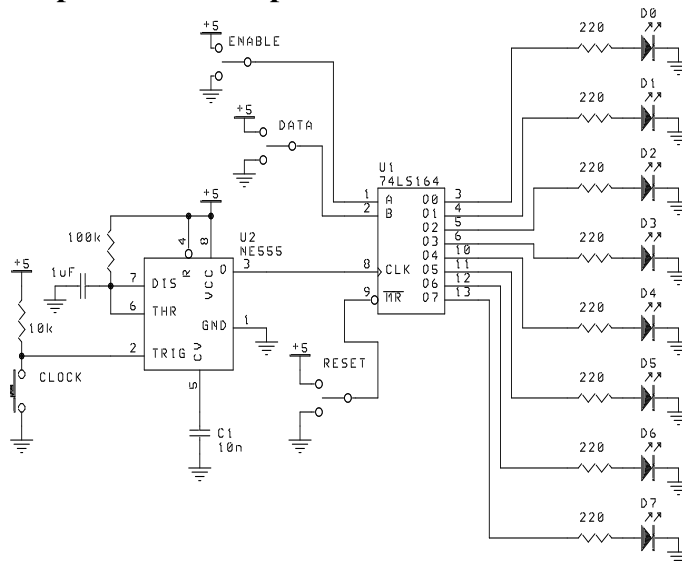
Logic Diagram



Gambar 5.2 IC 74LS164

5.5 Langkah Percobaan

5.5.1 Serial Input Paralel Output



Gambar 5.3 SIPO 74LS164

Perhatikan gambar 5.2 di atas! Input SIPO terdiri dari 1 ENABLE, 1 DATA, 1 CLK dan 1 MR (Master Reset) sedangkan outputnya terdiri dari 8 Q0 - Q7. Rangkaian tambahan berupa *monostable multivibrator* 555 yang berfungsi sebagai pembangkit sinyal CLK dimana CLK bersifat *rising edge*. Semua indikator menggunakan LED. Jika LED menyala berarti logika '1' dan bila padam berarti logika '0'.

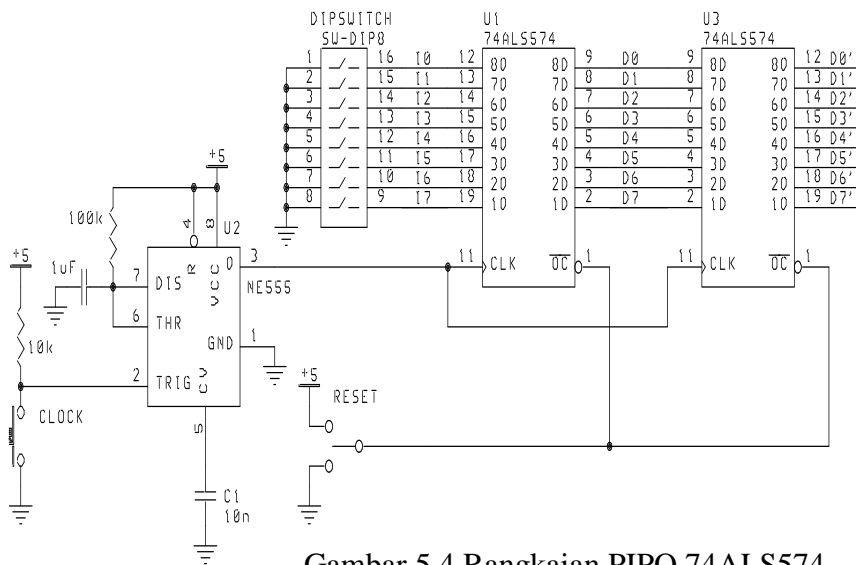
Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke board dan nyalakan catu dayanya!
2. Kemudian isilah tabel 5.2!
3. CLK : ON berarti tekan tombol *push button* CLOCK kemudian lepas!
4. Kesimpulan apakah yang bisa anda tarik?

Tabel 5.2 Data Hasil Percobaan Rangkaian SIPO

| ENABLE | RST | DATA | CLK | Q0 | Q1 | Q2 | Q3 | Q4 | Q5 | Q6 | Q7 |
|--------|-----|------|-----|----|----|----|----|----|----|----|----|
| 0 | X | X | X | | | | | | | | |
| X | 1 | X | X | | | | | | | | |
| 1 | 1 | 0 | ON | | | | | | | | |
| 1 | 1 | 1 | ON | | | | | | | | |
| 1 | 1 | 0 | ON | | | | | | | | |
| 1 | 1 | 1 | ON | | | | | | | | |
| 1 | 1 | 0 | ON | | | | | | | | |
| 1 | 1 | 1 | ON | | | | | | | | |
| 1 | 1 | 0 | ON | | | | | | | | |
| 1 | 1 | 1 | ON | | | | | | | | |

5.5.2 Paralel Input Paralel Output



Gambar 5.4 Rangkaian PIPO 74ALS574

Perhatikan gambar 5.1 di atas! Semua indikator menggunakan LED. Jika LED menyala berarti logika '1' dan bila padam berarti logika '0'.

Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke board dan nyalakan catu dayanya!
2. Kemudian lakukan percobaan berikut, dengan mengatur saklar *dipswitch*-nya lalu isi tabel 5.1!
3. CLK ON berarti tombol *push button* CLOCK ditekan kemudian dilepas!
4. Pada baris ke-2 dari tabel di atas, bagaimanakah kondisi dari D0 - D7 dan D0' - D7' dan seterusnya sampai baris ke -6.

5. Kesimpulan apakah yang bisa anda tarik?

5.6 Data Hasil percobaan

Tabel 5.1 Data Hasil Percobaan Rangkaian PIPO

| Instruksi | | | | | | | | OC | CLK | DATA 1 | CLK | DATA 2 |
|-----------|----|----|----|----|----|----|----|----|-----|--------|-----|--------|
| I0 | I1 | I2 | I3 | I4 | I5 | I6 | I7 | | | | | |
| X | X | X | X | X | X | X | X | 1 | X | | X | |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | ON | | ON | |
| 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | ON | | ON | |
| 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | ON | | ON | |
| 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | ON | | ON | |
| 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | ON | | ON | |

5.7 Analisa Data

5.7.1 Analisa Data Sipo

5.7.2 Analisa Data Pipo

5.8 Kesimpulan

5.8.1 Kesimpulan Sipo

5.8.2 Kesimpulan Pipo

PERCOBAAN 6 DECODER

6.1 Tujuan

- ◆ Dapat menganalisa cara kerja Decoder.
- ◆ Dapat mendaya-gunakan decoder untuk fungsi yang lain.

6.2 Alat Yang Digunakan

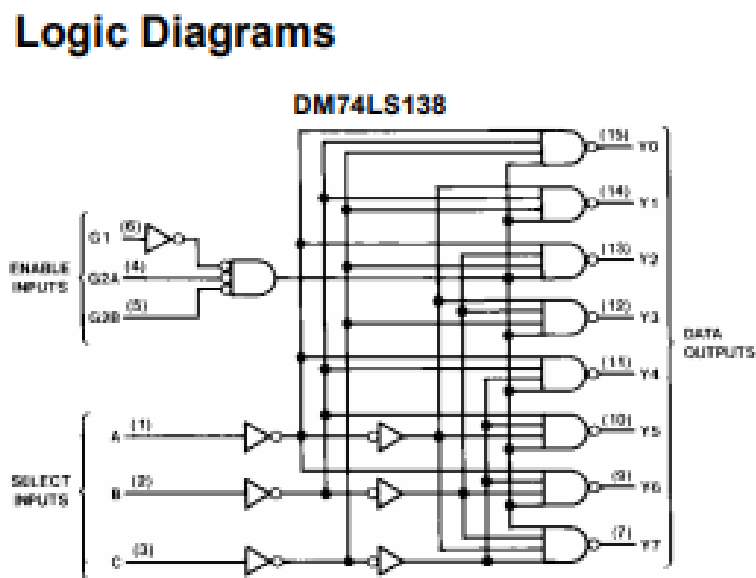
- ◆ Modul Rangkaian Logika #1.
- ◆ IC 74LS138, 74LS139, dan 4514.

6.3 Teori Penunjang

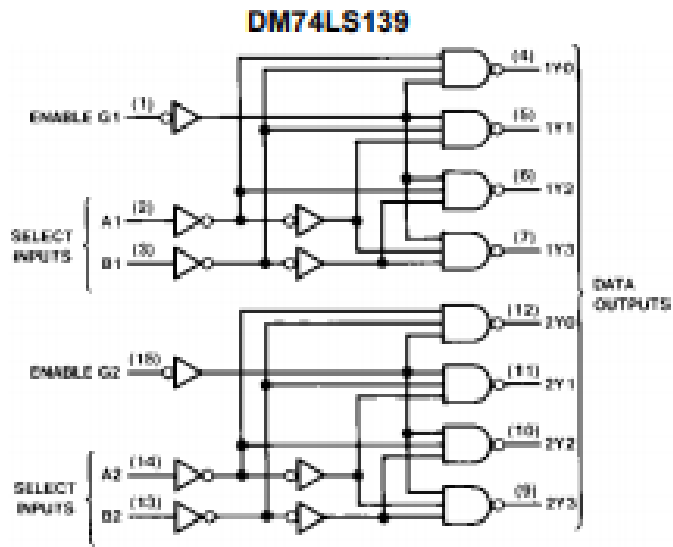
Decoder secara sepiantas dapat dilihat sebagai suatu blok yang mempunyai sedikit masukan dengan banyak keluaran.

Secara umum suatu decoder mempunyai pin masukan sebanyak N buah, dan mempunyai 2^N buah keluaran. Pin-pin masukan tersebut digunakan untuk memberi kode dari pin keluaran.

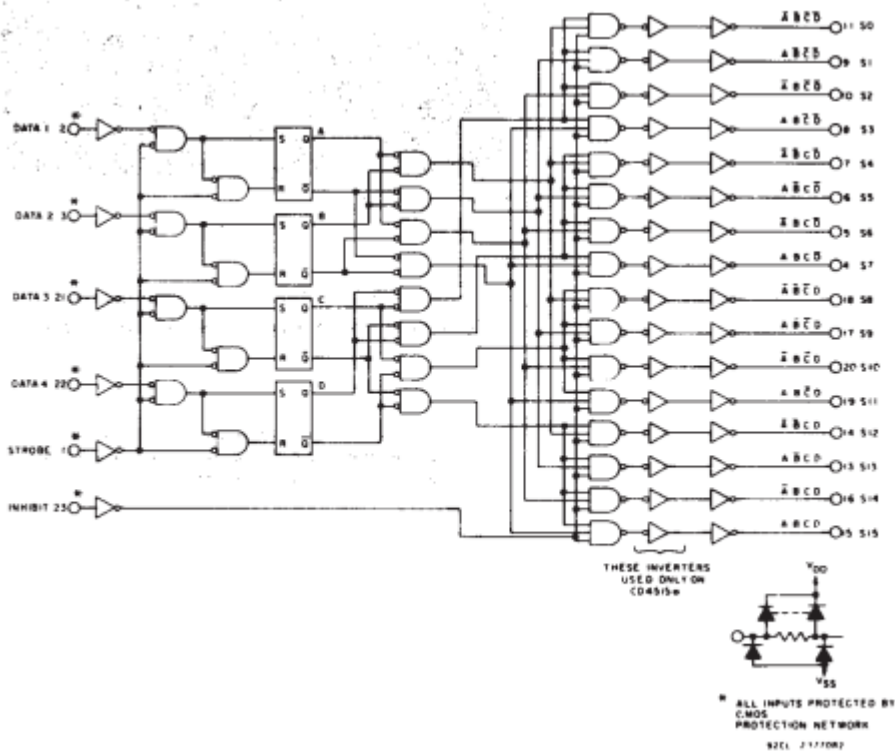
6.4 Gerbang Logika untuk IC 74LS138, 74LS139, dan 4514



Gambar 6.1 IC 74LS138



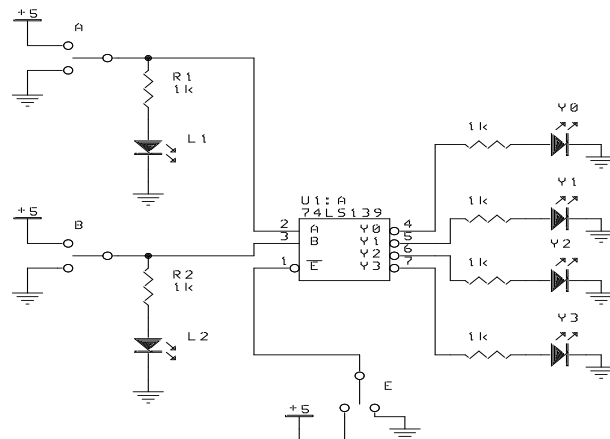
Gambar 6.2 IC 74LS139



Gambar 6.3 IC 4514

6.5 Langkah Percobaan

6.5.1 Decoder 2 to 4



Gambar 6.4 Rangkaian *Decoder 2 to 4*

Perhatikan gambar 6.1. di atas! Input *Decoder 2 To 4* terdiri dari 2 yaitu A dan B serta enable E. Semua indikator untuk input menggunakan LED dan output menggunakan LED juga. Jika LED menyala berarti logika '1' dan bila padam berarti logika '0'.

Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

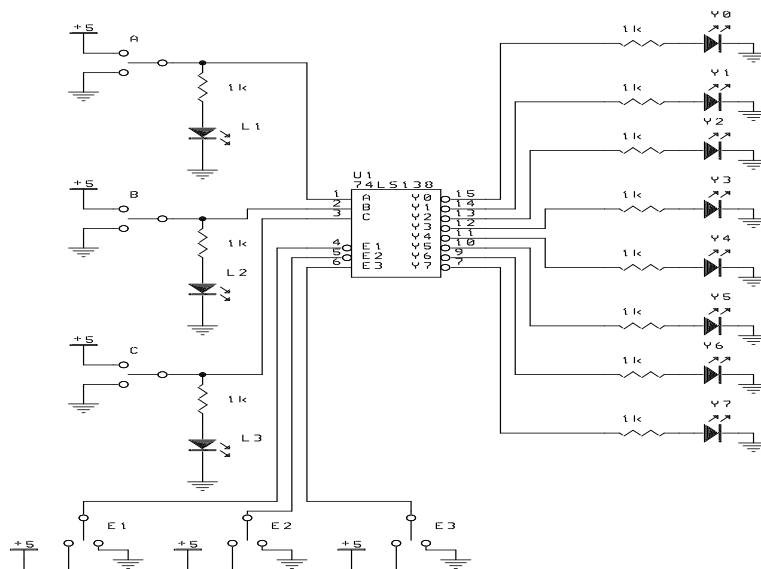
1. Hubungkan catu daya dengan menancapkan konektor ke *board* dan nyalakan catu dayanya!
2. Kemudian isilah tabel 6.1, dengan mengatur saklar input A dan B!
3. Kesimpulan apakah yang bisa anda tarik?

6.6 Data Hasil Percobaan

Tabel 6.6.1 Data Hasil Percobaan Rangkaian *Decoder 2 to 4*

| -E | B | A | Y 3 | Y 2 | Y1 | Y0 |
|----|---|---|--------|--------|----|----|
| 1 | X | X | | | | |
| 0 | 0 | 0 | | | | |
| 0 | 0 | 1 | | | | |
| 0 | 1 | 0 | | | | |
| 0 | 1 | 1 | | | | |

6.5.2 Decoder 3 To 8



Gambar 6.5 Rangkaian *Decoder 3 To 8*

Perhatikan gambar 6.2 di atas! Input *Decoder 3 To 8* terdiri dari 3 yaitu A, B dan C serta *enable* -E1, -E2 dan E3. Semua indikator untuk input menggunakan LED dan output menggunakan LED juga. Jika LED menyala berarti logika '1' dan bila padam berarti logika '0'.

Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

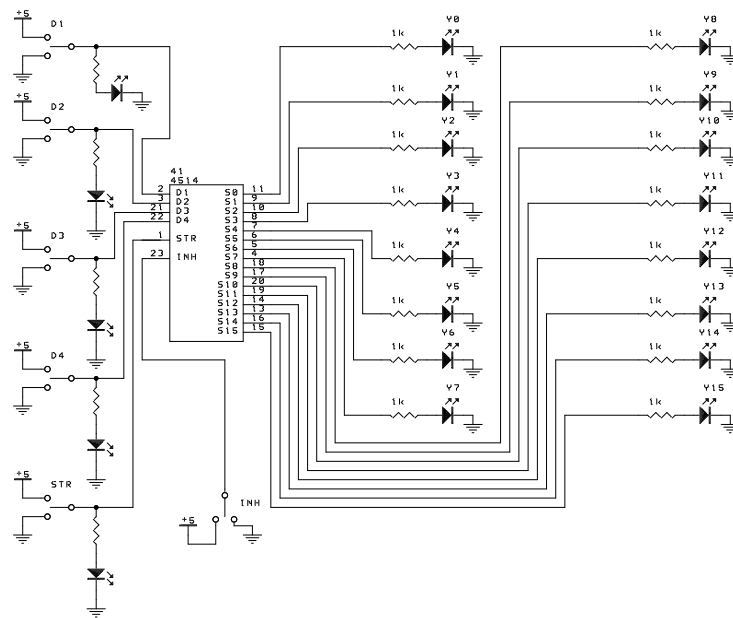
1. Hubungkan catu daya dengan menancapkan konektor ke *board* dan nyalakan catu dayanya!
2. Kemudian isilah tabel 6.2!
3. Kesimpulan apakah yang bisa anda tarik?

6.6 Data Hasil Percobaan

Tabel 6.6.2 Data Hasil Percobaan Rangkaian *Decoder 3 to 8*

| E1 | E2 | E3 | C | B | A | Y7 | Y6 | Y5 | Y4 | Y3 | Y2 | Y1 | Y0 |
|----|----|----|---|---|---|----|----|----|----|----|----|----|----|
| 1 | X | X | X | X | X | | | | | | | | |
| X | 1 | X | X | X | X | | | | | | | | |
| X | X | 0 | X | X | X | | | | | | | | |
| 0 | 0 | 1 | 0 | 0 | 0 | | | | | | | | |
| 0 | 0 | 1 | 0 | 0 | 1 | | | | | | | | |
| 0 | 0 | 1 | 0 | 1 | 0 | | | | | | | | |
| 0 | 0 | 1 | 0 | 1 | 1 | | | | | | | | |
| 0 | 0 | 1 | 1 | 0 | 0 | | | | | | | | |
| 0 | 0 | 1 | 1 | 0 | 1 | | | | | | | | |
| 0 | 0 | 1 | 1 | 1 | 0 | | | | | | | | |
| 0 | 0 | 1 | 1 | 1 | 1 | | | | | | | | |

6.5.3 Decoder 4 To 16



Gambar 6.6 Rangkaian *Decoder 4 To 16*

Perhatikan gambar 6.3 di atas! Input *Decoder 4 To 16* terdiri dari 6 yaitu A, B, C dan E serta *STR* dan *INH*. Semua indikator untuk input menggunakan LED dan output menggunakan LED juga. Jika LED menyala berarti logika ‘1’ dan bila padam berarti logika ‘0’.

Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke *board* dan nyalakan catu dayanya!
2. Kemudian isilah tabel 6.3!
3. Kesimpulan apakah yang bisa anda tarik?

6.6 Data Hasil Percobaan

Tabel 6.6.3 Data Hasil Percobaan Rangkaian *Decoder 4 to 16*

| STR | INH | D | C | B | A | Y7 | Y6 | Y5 | Y4 | Y3 | Y2 | Y1 | Y0 |
|-----|-----|---|---|---|---|----|----|----|----|----|----|----|----|
| 0 | X | X | X | X | X | | | | | | | | |
| X | 1 | X | X | X | X | | | | | | | | |
| 1 | 0 | 0 | 0 | 0 | 0 | | | | | | | | |
| 1 | 0 | 0 | 0 | 0 | 1 | | | | | | | | |
| 1 | 0 | 0 | 0 | 1 | 0 | | | | | | | | |
| 1 | 0 | 0 | 0 | 1 | 1 | | | | | | | | |
| 1 | 0 | 0 | 1 | 0 | 0 | | | | | | | | |
| 1 | 0 | 0 | 1 | 0 | 1 | | | | | | | | |
| 1 | 0 | 0 | 1 | 1 | 0 | | | | | | | | |
| 1 | 0 | 0 | 1 | 1 | 1 | | | | | | | | |

6.6 Data Hasil Percobaan

6.6.1 Data Hasil Percobaan Rangkaian Decoder 2 to 4

6.6.2 Data Hasil Percobaan Rangkaian Decoder 3 to 8

6.6.3 Data Hasil Percobaan Rangkaian Decoder 4 to 16

6.7 Analisa Data

6.7.1 Analisa Data Rangkaian Decoder 2 to 4

6.7.2 Analisa Data Rangkaian Decoder 3 to 8

6.7.3 Analisa Data Rangkaian Decoder 4 to 16

6.8 Kesimpulan

6.8.1 Kesimpulan Percobaan Rangkaian Decoder 2 to 4

6.8.2 Kesimpulan Percobaan Rangkaian Decoder 3 to 8

6.8.3 Kesimpulan Percobaan Rangkaian Decoder 4 to 16

Gambar diagram waktu

PERCOBAAN 7

FLIP-FLOP

7.1 Tujuan

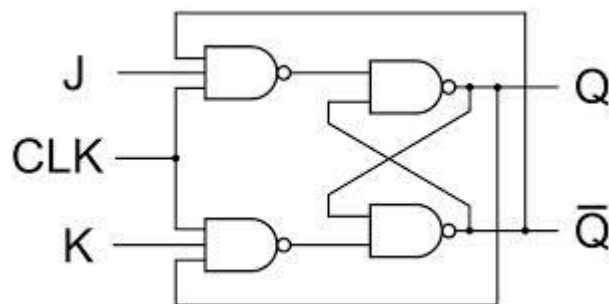
- ◆ Mengetahui dan mempelajari sifat-sifat dari rangkaian Flip-Flop.
- ◆ Dapat menganalisa cara kerja Flip-Flop.
- ◆ Dapat mendayagunakan Flip-Flop.

7.2 Alat yang Digunakan

- ◆ Modul Rangkaian Logika #1.
- ◆ IC 74LS73.

7.3 Teori Penunjang

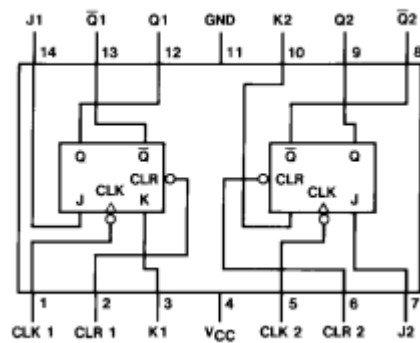
Flip-Flop adalah rangkaian dari komponen digital yang mempunyai 2 jalur output yang berlawanan kondidi keluarannya. Sedangkan input yang dimasukkan dapat bervariasi. Ide dasar dari Flip-Flop ini adalah rangkaian dari beberapa gerbang NAND yang dihubungkan sedemikian hingga mempunyai kriteria Flip-Flop seperti tersebut diatas.



Gambar 7.1 Skema Rangkaian JK Flip-Flop

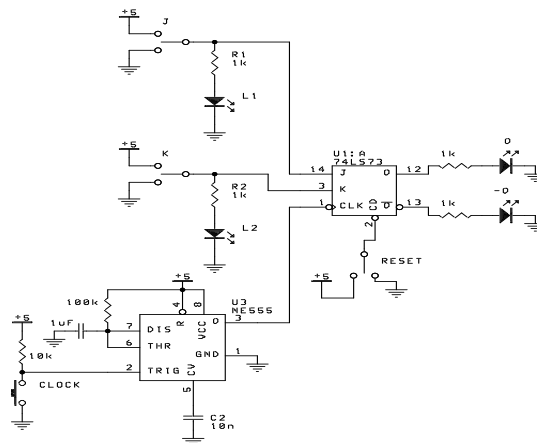
7.4 Diagram koneksi untuk IC 74LS73

Connection Diagram



Gambar 7.2 Diagram koneksi flip flop

7.5 Langkah Percobaan



Gambar 7.3 Rangkaian JK Flip-Flop

Perhatikan gambar 7.2 di atas! JK Flip-Flop menggunakan IC 74LS73. Input terdiri dari J, K dan CLOCK serta output Q DAN - Q. Semua indikator untuk input dan output menggunakan LED. Untuk input CLOCK menggunakan *monostable multivibrator* agar terjadi keadaan pasti pada saat *rising edge*.. Jika LED menyala berarti logika '1' dan bila padam berarti logika '0'.

Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke *board* dan nyalakan catu dayanya!
2. Kemudian isilah tabel 7.1!

3. CLK ON : Tombol CLOCK ditekan kemudian dilepas!
4. Kesimpulan apakah yang bisa anda tarik?

7.6 Data Hasil Percobaan

Tabel 7.1 Data Hasil Percobaan Rangkaian JK Flip-Flop

| RST | J | K | CLK | Q | -Q |
|-----|---|---|-----|---|----|
| 0 | X | X | X | | |
| 1 | 0 | 0 | ON | | |
| 1 | 0 | 1 | ON | | |
| 1 | 1 | 0 | ON | | |
| 1 | 1 | 1 | ON | | |

7.7 Analisa Data

7.8 Kesimpulan

Gambar diagram waktu

PERCOBAAN 8

COMPARATOR

8.1 Tujuan

- Mengenal dan mempelajari sifat-sifat dari rangkaian comparator.
- Dapat menganalisa cara kerja comparator
- Dapat mengetahui rangkain kombinasi untuk membuat comparator

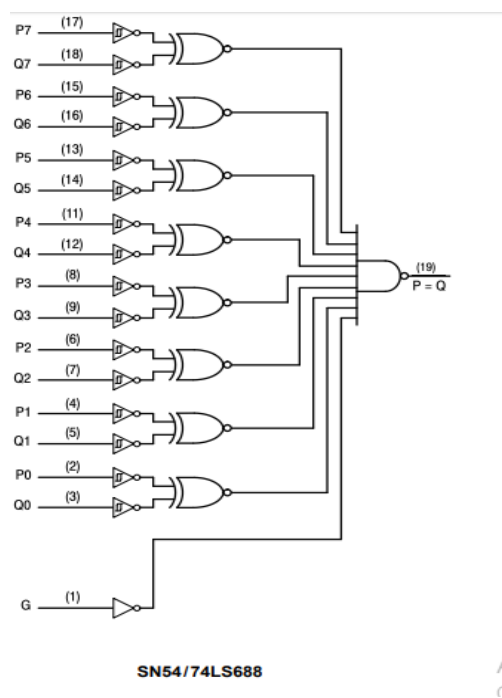
8.2 Alat yang digunakan

- Modul Rangkaian Logiga #1
- IC 74LS688

8.3 Teori Penunjang

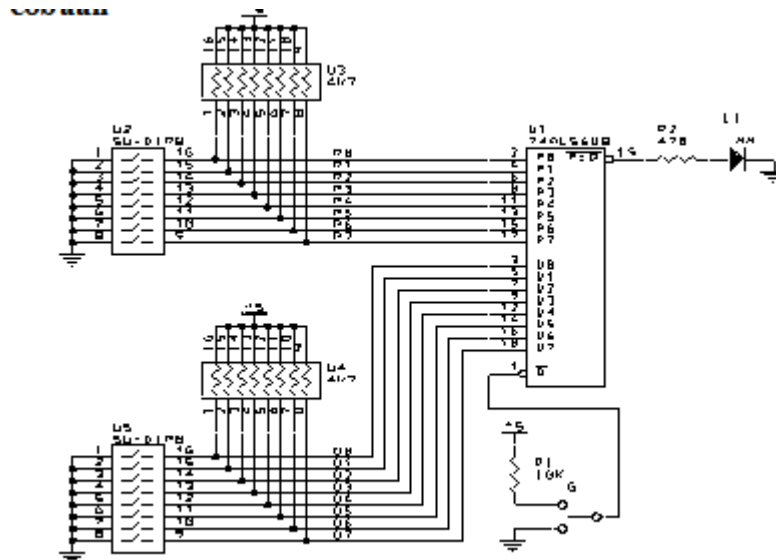
Comparator adalah sebuah rangkaian pembanding dimana kedua input akan dibandingkan yang akan menghasilkan sebuah logia, 1 atau 0 dari hasil perbandingan tersebut. Jika hasil perbandingan sama, aka output berlogika 0, jika tidak sama akan berlogika 1. Sehingga dalam sebuah rangkaian pembanding akan lebih sering digunakan sebuah gerbang XOR untuk perbandingan 1 bit, dimana sifat dari XOR itu jika kedua input berlogika sam akan berlogika 0.

8.4 Diagram Logika untuk IC 74LS688



Gambar 8.1 Diagram Logika IC 74LS688

8.5 Prosedur Percobaan



Gambar 8.2 Rangkaian Comparator

Perhatikan gambar 8.1 diatas ! Input komparator terdiri dari tombol DIPSWITCH yaitu P0-P7 dan enable G. Semua indikator untuk input menggunakan LED dan output menggunakan LED juga. Jika LED menyala berarti logika '1' dan bila tidak menyala berarti logika '0'.

Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah :

1. Hubungkan catu daya dengan menancapkan konektor ke *board* dan nyalakan catu dayanya!
2. Kemudian isilah tabel 8.1!
3. Keterangan: 0 = close, 1 = open.
4. Kesimpulan apakah yang bisa anda tarik?

8.6 Data Hasil Percobaan

Tabel 8.1 Data Hasil Percobaan Rangkaian Komparator

| G | P0 | P1 | P2 | P3 | P4 | P5 | P6 | P7 | Q0 | Q1 | Q2 | Q3 | Q4 | Q5 | Q6 | Q7 | P=Q |
|---|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|-----|
| 1 | X | X | X | X | X | X | X | X | X | X | X | X | X | X | X | X | |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | |
| 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | |

8.7 Analisa Data

8.8 Kesimpulan

Gambar diagram waktu

PERCOBAAN 9 FULL

ADDER 4 BIT WITH CARRY

9.1 Tujuan

- ◆ Mengetahui dan memahami proses penjumlahan aritmatika
- ◆ Mengetahui tentang bit carry dalam adder
- ◆ Memahami penggunaan rangkaian adder

9.2 Alat-alat Yang Digunakan

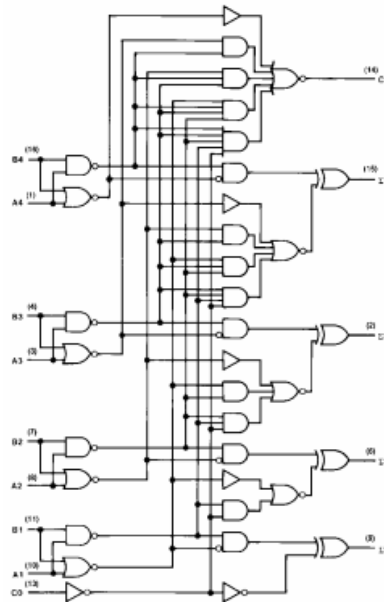
- ◆ Modul Rangkaian Logika #2.
- ◆ IC 74LS83

9.3 Teori Penunjang

Dalam gerbang logika, gerbang OR adalah identik dengan penjumlahan seperti halnya matematika yang dikenal sehari-hari, hanya saja untuk logika “1” yang bertumpuk (dua atau lebih) maka akan timbul permasalahan, bahwa untuk logika “1” yang bertumpuk maka keluaran gerbang OR akan tetap berlogika “1”. dengan demikian maka diperlukan cara lain untuk mengatasi hal tersebut.

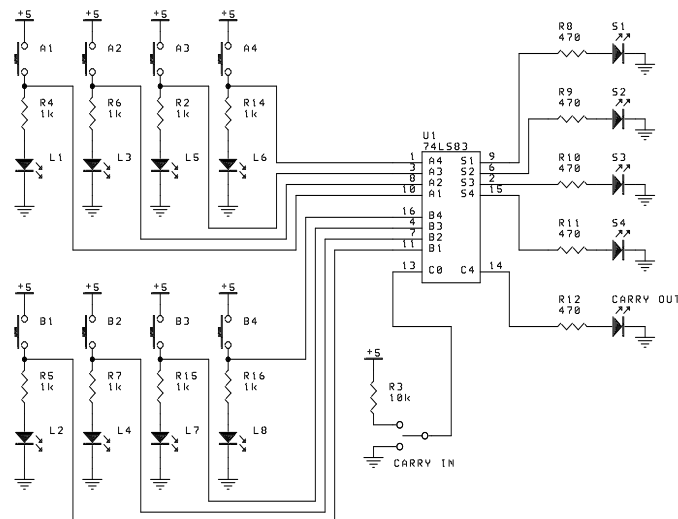
Permasalahan yang sama juga terulang lagi untuk proses pengurangan dan aritmatika lain, sehingga dibutuhkan rangkaian dari beberapa gerbang logika untuk menjadikan suatu proses aritmatika yang diinginkan. Gambar di bawah ini menunjukkan rangkaian gerbang XOR dan AND untuk menghasilkan operasi penjumlahan setengah (*Half Adder*).

9.4 Gerbang Logika untuk IC 74LS83



9.5 Prosedur Percobaan

Gambar 9.1 gerbang logika 74LS83



Gambar 9.2 Rangkaian Full adder 4 bit dengan carry in dan out

Modul praktikum ini adalah menjumlahkan bit A dan B dimana A1 dan B1 adalah LSB dan A4 dan B4 adalah MSB. Carry input ikut dianggap sebagai bit tambahan. Jika hasil penjumlahan lebih besar dari 15, maka carry out = 1 dan sebaliknya.

Langkah-langkah yang harus dilakukan untuk melakukan praktikum ini adalah:

1. Hubungkan catu daya dengan menancapkan konektor ke *board* dan nyalakan catu dayanya!
2. Kemudian isilah tabel 9.1!

3. Kesimpulan apakah yang bisa anda tarik?

9.6 Data Hasil Percobaan

Tabel 9.1 Data Hasil Percobaan Rangkaian Full adder 4 bit dengan carry in dan out

| No | A4 | A3 | A2 | A1 | B4 | B3 | B2 | B1 | CARRY IN | S4 | S3 | S2 | S1 | CARRY OUT |
|----|----|----|----|----|----|----|----|----|----------|----|----|----|----|-----------|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | | | | | |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | | | | | |
| 2 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | | | | | |
| 3 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | | | | | |
| 4 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | | | | | |
| 5 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | | | | | |
| 6 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | | | | | |
| 7 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 0 | | | | | |
| 8 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | | | | | |
| 9 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | | | | | |
| 10 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | | | | | |
| 11 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | | | | | |
| 12 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | | | | | |
| 13 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | | | | | |
| 14 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | | | | | |
| 15 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | | | | | |
| 16 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | | | | | |
| 17 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | | | | | |
| 18 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 1 | | | | | |
| 19 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | | | | | |
| 20 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | | | | | |
| 21 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | | | | | |
| 22 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | | | | | |
| 23 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | | | | | |
| 24 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 1 | | | | | |
| 25 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | | | | | |
| 26 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | | | | | |
| 27 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | | | | | |
| 28 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | | | | | |
| 29 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | | | | | |
| 30 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | | | | | |
| 31 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | | | | | |

9.7 Analisa Data

9.8 Kesimpula